

1.
 - a) Nacrtati detaljnu električnu šemu sistema sprege sa multipleksiranom tastaturom 5x3 koristeći “pull-down” otpornike i bipolarne tranzistore za skaniranje tastature. [10]
 - b) Nacrtati mapu memorijskog područja namenjenog za skaniranje i debaunsiranje tastature iz a) sa naznačenim bitima koji odgovaraju pojedinim tasterima. [5]
 - c) Nacrtati detaljan algoritam za debaunsiranje tastature iz a) koji se izvršava u prekidnoj proceduri koju aktivira programabilni tajmer. [10]
 - d) Nacrtati vremenske dijagrame svih relevantnih signala (kontrole upisa i čitanja, napona na bazama i kolektorima tranzistora, itd.) u toku skaniranja, u slučaju istovremenog pritiska a zatim istovremenog otpuštanja dva tastera, i to na preseku treće linije za čitanje tastature i prve i treće linije za skaniranje tastature. [15]
 - e) Nacrtati vremenske dijagrame stanja svih bita koji menjaju stanje u memorijskom području iz b) u slučaju pritiska i otpuštanja tastera iz d), u toku izvršavanja potrebnog broja prekidnih procedura. [10]

2.
 - a) Nacrtati detaljnu električnu šemu (sa dekoderom adrese) za povezivanje dve SRAM memorije kapaciteta po 32kB sa pomoćnom NiCd baterijom na magistralu mikroprocesora 8086. [10]
 - b) Nacrtati detaljne vremenske dijagrame svih kontrolnih signala za pristup SRAM memoriji u toku pada napona napajanja. [10]

**Na vežbanku upisati godinu u kojoj su rađene lab. vežbe, odnosno 0 ako uopšte nisu rađene.
Ispit traje 2 sata.**